



Doctoral Thesis

Analysis and development of high voltage bipolar transistors for BiCMOS smart power applications

Author(s):

Ryter, Roland

Publication Date:

1996

Permanent Link:

<https://doi.org/10.3929/ethz-a-001637862> →

Rights / License:

[In Copyright - Non-Commercial Use Permitted](#) →

This page was generated automatically upon download from the [ETH Zurich Research Collection](#). For more information please consult the [Terms of use](#).

Diss. ETH ex. B

Diss. ETH No. 11446

Analysis and Development of High Voltage Bipolar Transistors for BiCMOS Smart Power Applications

A dissertation submitted to the
SWISS FEDERAL INSTITUTE OF TECHNOLOGY
ZURICH

for the degree of
Doctor of technical sciences

presented by
ROLAND RYTER
Dipl. El.-Ing.
born 7. 4. 1964
citizen of Frutigen BE



accepted on the recommendation of
Prof. Dr. W. Fichtner, examiner
Prof. Dr. A. Birolini, co-examiner

1996

Abstract

This work deals with the theoretical investigation, design and implementation of high voltage bipolar transistors in a BiCMOS process based on a commercially available CMOS process. The monolithic integration of signal processing devices in analog and digital circuits with power transistors allows increased functionality and improved reliability.

An essential part of this work is dedicated to the investigation of the breakdown behavior (open base and open emitter breakdown, second breakdown) of vertical bipolar transistors. The used BiCMOS technology has been developed at the IIS laboratory of the ETH Zurich. In contrast to the CMOS process, a lightly doped epitaxial layer is grown allowing the implementation of heavily doped buried layers. The isolation of the devices is realized by reverse-biased pn -junctions, because oxide isolations would increase the fabrication cost.

A novel optimization procedure has been developed for the calculation of the thickness of the lightly doped collector region and its doping concentration. Simulations and experiments have been used to verify the theoretical investigation. The resulting novel structure demands a thinner lightly doped collector region for a given open base breakdown voltage compared to the structures known in the literature, resulting in a reduced process complexity. In the literature, the thickness and doping concentration is determined by a minimum collector resistance for small collector-base voltages. If an increased collector resistance is tolerated, then the required thickness of the lightly doped collector region can be reduced.

The investigation of different breakdown phenomena by means of numerical simulations allows design rules for the layout of the high voltage transistors to be defined and process technology to be adapted. The fabrication process has been completely simulated in 1-D or 2-D cross-sections based on the de-

scription of every process step. The process simulation serves as an input for the subsequent electrical device simulation, which allows the visualization of internal physical effects such as the internal current distribution and recombination rates. This increases the understanding of these effects. It is shown that curvature effects are reduced, e.g. by special junction termination techniques. If the emitter region is surrounded by a heavily doped base contact region, an optimum open base breakdown behavior can be obtained. The breakdown has been identified by the simulation in the collector-base space-charge region below the emitter (without significant 2-D effects) and confirmed experimentally with help of the emission microscope.

Measurements on test structures have proved the feasibility of the new transistor and confirmed the values obtained by simulation. The simplified analysis for the breakdown voltage and the collector design have also been verified. High voltage transistors with open base breakdown voltages up to more than 140 V can be implemented. Other superior analog attributes, such as constant current gain over 7 decades of collector currents, high current densities, and large Early voltages have been reached.

Zusammenfassung

Diese Dissertation befasst sich mit der theoretischen Untersuchung, dem Entwurf und der Implementierung von bipolaren Hochspannungstristoren in einen BiCMOS Prozess, basierend auf einem kommerziell verfügbaren CMOS Prozess. Die monolithische Integration von Bauelementen im Signalpfad (in analogen sowie in digitalen Schaltkreisen) zusammen mit Leistungstristoren erlaubt erhöhte Funktionalität und verbesserte Zuverlässigkeit.

Ein wesentlicher Bestandteil dieser Arbeit ist der Untersuchung des Durchbruchverhaltens (Durchbruch zwischen Kollektor und Emitter mit offener Basis, Durchbruch zwischen Kollektor und Basis mit offenem Emitter, Second Breakdown) von vertikalen Bipolartransistoren gewidmet. Es wird dabei dem Umstand Rechnung getragen, dass zur Herstellung eine am Institut für Integrierte Systeme der ETH Zürich entwickelte BiCMOS Technologie zur Anwendung kommt, in der im Unterschied zum CMOS Prozess eine niederdotierte Schicht epitaktisch aufgetragen wird, welche die Implementierung von vergrabenen und hochleitenden Schichten erlaubt. Die Isolation der einzelnen Bauelemente wird mit rückwärtspolarisierten pn -Junctions realisiert, da Oxyd-Isolationen erhöhte Herstellungskosten bedingen würden.

Ein neues Optimierungsverfahren zur Berechnung der Dicke des niederdotierten Kollektorgebietes und dessen Dotierung wurde entwickelt und sowohl mit numerischen Simulationen wie auch mit Experimenten überprüft. Die neue daraus resultierende Struktur verlangt für eine bestimmte Durchbruchspannung eine kleinere Dicke des niederdotierten Kollektorgebietes, im Vergleich zu Strukturen, welche aus der Literatur bekannt sind. Damit wird eine reduzierte Prozesskomplexität ermöglicht. In der Literatur wird die Dicke und Dotierung so gewählt, dass ein minimaler Kollektorwiderstand für kleine Kollektor-Basis-Spannungen resultiert. Falls ein höherer Kollektorwiderstand in Kauf genommen wird, so kann die erforderliche Dicke des niederdotierten Kollekt-

torgebietes reduziert werden.

Die Untersuchung von verschiedenen Durchbruchphänomenen mit Hilfe von numerischen Simulationswerkzeugen ermöglicht es, Entwurfsregeln für den Layout-Entwurf des Hochspannungstransistors festzulegen und die Prozesstechnologie anzupassen. Ausgehend von der Beschreibung der einzelnen Prozessschritte wird die Herstellung der Bauelemente in 1-D oder 2-D-Schnitten vollständig simuliert. Diese Prozess-Simulation dient als Eingabe für die nachfolgende elektrische Bauelemente-Simulation, welche auch innere physikalische Vorgänge, wie z.B. interne Stromverteilung und Rekombinationsraten sichtbar macht und dadurch das Verständnis über die Funktionsweise erhöht. Es wird gezeigt, dass Krümmungseffekte beispielsweise durch spezielle Randabschlussstrukturen vermindert werden können. Wird das Emittergebiet mit einem hochdotierten Basisanschlussgebiet umgeben, kann man ein optimales Verhalten bezüglich dem Durchbruchverhalten mit offenem Basisanschluss erreichen. Mittels Simulationen konnte gezeigt werden, dass der Kollektor-Emitter-Durchbruch in der Kollektor-Basis-Raumladungszone unterhalb des Emitters auftritt, ohne dass 2-D-Effekte eine bedeutende Rolle spielen. Dies konnte auch mit dem Emissionsmikroskop experimentell bestätigt werden.

Messungen an Teststrukturen haben sowohl die Machbarkeit der gewünschten Transistoreigenschaften, wie auch die Gültigkeit der numerischen Simulationen und der vereinfachten Analyse bezüglich Durchbruchspannung und Kollektorentwurf bewiesen. Hochspannungstransistoren mit Kollektor-Emitter-Durchbruchspannungen bis über 140 V können nebst anderen guten Analogeeigenschaften, wie hohe konstante Stromverstärkung über 7 Dekaden des Kollektorstroms, hohe Stromdichten und grosse Early-Spannungen implementiert werden.