

DISS. ETH Nr. 11957

Hybride Echokompensation mit Anwendung in der digitalen Datenübertragung über Kupferleitungen

ABHANDLUNG
Zur Erlangung des Titels
Doktor der technischen Wissenschaften

der
EIDGENÖSSISCHEN TECHNISCHEN HOCHSCHULE
ZÜRICH

vorgelegt von
DANIEL MÜLLER
dipl. El.-Ing. ETH
geboren am 13. November 1964
von Ruswil (LU)

Angenommen auf Antrag von:
Prof. Dr. A. Kälin, Referent
Dr. G. Cherubini, Korreferent
Prof. Dr. G.S. Moschytz, Korreferent

1996

Kurzfassung

Diese Dissertation befasst sich mit verschiedenen Aspekten der Echokompensation bei der schnellen digitalen Datenübertragung über Kupferleitungen.

Zwei der wichtigsten Hindernisse bei der Realisierung von "high bit-rate digital subscriber line" (HDSL) Modems sind das aufwendige Echokompensatorfilter sowie die grossen Dynamikanforderungen an den A/D-Wandler. Zu dieser Problematik werden in dieser Arbeit Lösungen vorgeschlagen und diskutiert. Als Ausgangspunkt dienen Messungen von Echoimpulsantworten, die an realen Testleitungen durchgeführt wurden.

Für das Echokompensatorfilter wird, im Gegensatz zu konventionellen FIR-Filtern, eine Kombination von FIR- und IIR-Filtern vorgeschlagen. Durch das Verwenden von "a priori"-Wissen über die relevante Testleitungsumgebung im IIR-Teil kann mit diesem Konzept die Anzahl der zu adaptierenden, linearen Gewichte deutlich reduziert werden. Das führt zu einer Reduktion des Aufwandes bei der Realisierung des Echokompensators sowie zu schnellerer Adaption, sofern der IIR-Teil eine geeignete Filterstruktur aufweist. Es wird gezeigt, dass orthonormale Latticefilter die gewünschten Eigenschaften besitzen. Eine Synthesemethode wird erläutert. Für die Realisierung des Latticefilters, inklusive seines Adaptionsteiles, werden Methoden der verteilten Arithmetik verwendet. Rauschberechnungen erlauben eine Dimensionierung der relevanten Wortbreiten. Diese auf bit-serieller Verarbeitung basierende Lösung wird mit alternativen Realisierungen verglichen.

Der Sendepfad eines HDSL-Modems weist einen D/A-Wandler auf,

der hohen Linearitätsanforderungen genügen muss. Um diese zu reduzieren, kann ein speicherbasiertes Kompensationsfilter (SBKF) verwendet werden. Die Realisierung des FIR-Teils des Echokompensatorfilters als SBKF ermöglicht eine teilweise Kompensation der Nichtlinearitäten des D/A-Wandlers. Die verbleibende Restfehlerleistung wird berechnet. Das gegenüber einer FIR-Realisierung veränderte Adaptionverhalten wird analytisch untersucht.

Die Auflösung des A/D-Wandlers ist eine kritische Entwurfsgrösse bei HDSL-Modems. Eine Methode zur Reduktion der Auflösung ist die grobe, analoge Vorkompensation des Echos vor dem A/D-Wandler. Die auf diese Weise erreichbare Reduktion der Auflösung wird berechnet. Diese ist relevant aus der Sicht der Schaltungsrealisierung. Die analoge Vorkompensation benötigt einen zusätzlichen D/A-Wandler. Um einen möglichst einfachen D/A-Wandler verwenden zu können, wird vorgeschlagen, mittels eines einfachen SBKF dessen Nichtlinearitäten zu kompensieren. Ein Hauptbeitrag dieser Arbeit besteht in der eingehenden Analyse des gemeinsamen Adaptionverhaltens dieses SBKF und des Echokompensatorfilters. Es wird gezeigt, dass eine gemeinsame Adaption in der Aufstartphase die Geschwindigkeitsspezifikationen nicht einhalten kann, was einen einmaligen Einmessvorgang des SBKF notwendig macht. Messungen an einem bei Siemens-Albis AG realisierten Prototypen eines HDSL-Echokompensators bestätigen die Resultate der durchgeführten Analysen qualitativ.

Die verschiedenen in dieser Arbeit vorgeschlagenen, neuen Konzepte zur HDSL-Echokompensation haben alle ein grosses Potential zur Reduktion des Gesamtaufwandes. Welche dieser Bausteine schliesslich verwendet werden sollen, kann erst bei einer konkreten Realisierung, abhängig von der verwendeten Integrationstechnologie, entschieden werden.

Stichworte: HDSL, Echokompensation, adaptive Filter, nichtlineare Filter, speicherbasierte Kompensationsverfahren, Latticefilter, verteilte Arithmetik

Abstract

This thesis investigates several aspects of echo cancellation in the field of fast digital data transmission on copper wires.

Two of the major problems in realizing “high bit-rate digital subscriber line” (HDSL) modems are the complexity of the echo canceler and the high dynamic range of the A/D converter. In this thesis, possible solutions to these problems are suggested and investigated. Measurements of echo impulse responses on real test lines serve as a starting point of this work.

In contrast to conventional FIR echo cancelers, a combination of FIR and IIR filters is proposed. By introducing “a priori” knowledge about the relevant test loop environment in the IIR part, the total number of weights to be adapted can be reduced significantly. This leads to a reduction of hardware cost and, if an appropriate filter structure is used for the IIR part, to a faster adaptation. It is shown that orthonormal lattice filters have this property. A synthesis method is presented. Methods of distributed arithmetic are used to realize the lattice filter and its adaptation algorithm. Noise considerations allow a dimensioning of the relevant word lengths. This bit-serial based processing scheme is then compared to alternative realizations.

The transmit path of an HDSL modem needs a highly linear D/A converter. A memory based compensation filter (MBCF) is used to reduce these linearity requirements. Realizing the FIR part of the echo canceler as an MBCF allows a partial compensation of the D/A nonlinearities. The remaining error power is calculated. The different convergence behavior, compared to a true FIR filter, is further analyzed.

One of the most critical design parameters in designing HDSL modems is the resolution of the A/D converter. Analog precancellation is a method to reduce this resolution. The achievable reduction of the resolution is calculated to be relevant from a circuit design point of view. The analog precancellation needs an additional D/A converter. It is proposed to compensate its nonlinearities using a simple MBCF. In this case, the D/A converter may be inaccurate and therefore cheap to realize. A major contribution of this thesis is a detailed analysis of the joint convergence behavior of this MBCF together with the echo canceler. It is shown that a joint adaptation cannot meet the speed requirements of the specified start-up phase. Thus, a calibration phase is necessary. Measurements with a prototype built at Siemens Schweiz AG confirm the analysis results.

The different new concepts for HDSL echo cancellation proposed in this work have a potential to reduce hardware cost significantly. Which of these ideas should be implemented depends, among others, on integration technology and can only be decided by considering a concrete realization.

Keywords: HDSL, echo cancellation, adaptive filters, nonlinear filters, memory based compensation schemes, lattice filters, distributed arithmetic