



Doctoral Thesis

Analog VLSI circuits for emulating computational features of pyramidal cells

Author(s):

Rasche, Christoph Albrecht

Publication Date:

1999

Permanent Link:

<https://doi.org/10.3929/ethz-a-003822575> →

Rights / License:

[In Copyright - Non-Commercial Use Permitted](#) →

This page was generated automatically upon download from the [ETH Zurich Research Collection](#). For more information please consult the [Terms of use](#).

Analog VLSI Circuits for Emulating Computational Features of Pyramidal Cells

A dissertation submitted to the
SWISS FEDERAL INSTITUTE OF TECHNOLOGY ZURICH

for the degree of

Doctor of Natural Sciences

presented by

Christoph Albrecht Rasche

Dipl. Zool. UNIZH

born on the 05. of November 1970

citizen of Schwerzenbach, ZH

accepted on the recommendation of

Prof. Dr. Rodney J. Douglas, examiner

Prof. Dr. Kevan A. C. Martin, co-examiner

1999

Abstract

Our aim is to construct biophysically realistic cortical networks running in real-time for investigation of neuronal computation and for use in artificial agents. By emulating cortical networks in an efficient medium we hope to gain its unique features like high processing speed, quick adaptation and low-power operation. Here, we approached the task of building detailed models of single nerve cells, in particular computational features of the pyramidal cell, the main building block of the cortex.

Our emulation medium are analog complementary metal-oxide-semiconductor (CMOS) circuits, fabricated in very-large-scale integrated (VLSI) technology. The main building blocks of our neuronal circuits are the current-mirror, the differential pair, the transconductance amplifier and the follower integrator. Such analog circuits compute using analog voltages and currents. Because the neuronal circuits are instanced many times for neural networks, the circuits are built and designed as compact as possible under the consideration of the aspects of robustness and tuning.

We implemented circuits for each functional site (synapse, dendrite, soma) of a pyramidal cell. Each site transforms its signals dynamically by simulating the underlying biophysical properties of ion channels and activity signals like the calcium level.

At the somatic site, we constructed circuits to simulate the spiking. Two signals govern the firing rate of the neuron: One is the instantaneous intracellular calcium concentration that leads to spike frequency adaptation; the other one is a calcium-filtered signal that adapts the somatic firing dynamically to the input statistics of the neuron. The somatic circuits comprise about 100 transistors. At the synaptic site, we constructed excitatory and inhibitory synapses as well as short-term plasticity circuits for depression and facilitation. These dynamic synapses, with approximately 10 transistors, adjust the strength of their synaptic response according to a short-term signal reporting the activity of the synapse. At the dendritic site, we constructed circuits that adapt the dendritic propagation properties by an activity signal, which reports the spike activity of the entire dendritic branch.

We simulated the passive cable-like properties of a dendrite by the method of compartmental modelling, using 7 transistors per compartment. The dendrite can perform spatiotemporal tasks, like e.g. direction selectivity. We turn the passively integrating dendrite into a highly nonlinear, actively integrating one by using a voltage-dependent synaptic conductance, whose strength depends on the level of the membrane voltage. We use that mechanism to detect precisely timed spike pattern.

The circuits represent a set of modularly designed neuronal components, that can be quickly assembled for a desired cortical neuron model. Such silicon neurons can be inserted into an existing network simulation infrastructure, the silicon cortex. Our analog circuits run in real-time and consume little power as the real nervous systems does. Hence, concerning processing speed and power consumption, we chose with the aVLSI technology the appropriate medium. The dynamical neuronal components can well account for the high adaptability of cortical computation.

Kurzfassung

Unser Ziel ist es biophysikalisch realistische, in Echtzeit ablaufende, corticale Netzwerke zu bauen, welche zu Studienzwecken von neuronalen Abläufen und für den Einsatz in künstlichen Agenten eingesetzt werden können. Mit der Simulation von corticalen Netzwerken erhoffen wir uns die einzigartigen Eigenschaften des Cortex, wie zum Beispiel seine hohe Verarbeitungsgeschwindigkeit, schnelle Adaptation und die niedrige Verbraucherenergie, zu gewinnen. In dieser Arbeit war die Aufgabe, detaillierte Modelle von einzelnen Nervenzellen zu bauen, insbesondere der berechnenden Eigenschaften von Pyramidenzellen, dem Hauptbaustein des Neocortex.

Unser Simulationsmedium sind analoge, komplementäre, Metalloxid-Halbleiter-Schaltkreise, fabriziert in der Gross-Skala-Integrierten (VLSI) Technologie. Die Hauptbausteine unserer neuronalen Schaltkreise sind der Stromspiegler, das Differentialpaar, der transleitfähige Verstärker und der Nachfolgeintegrator. Solche analogen Schaltkreise rechnen mit analogen Spannungen und Strömen. Weil die neuronalen Schaltkreise für neuronale Netze mehrmals instanziiert werden, müssen diese enorm kompakt gebaut und entworfen werden, unter der Berücksichtigung der Aspekte der Robustheit und des Einstellens.

Wir haben für jede funktionalen Seite (Synapse, Dendrit, Soma) einer Pyramidenzelle Schaltkreise implementiert. Jede Seite transformiert seine Signale dynamisch, indem die zugrunde liegenden, biophysikalischen Eigenschaften von Ionenkanälen und Aktivitätssignalen wie der Calciumkonzentration simuliert werden.

Auf der somatischen Seite haben wir Schaltkreise konstruiert, die das 'Spiking' simulieren. Zwei Signale bestimmen die Feuerrate des Neurons: Eines ist der instantane Calciumpegel welcher zur Spikefrequenzadaptation führt; das andere ist ein calcium-gefiltertes Signal, welches die Feuerrate gemäss der Inputstatistik des Neurons dynamisch adaptiert. Die somatischen Schaltkreise zählen etwa 100 Transistoren. Auf der synaptischen Seite haben wir sowohl exzitatorische und inhibitorische Synapsen als auch Schaltkreise für Kurzzeitplastizität wie Fazilitation und Depression konstruiert. Diese dynamischen Synapsen, bestehend aus ungefähr 10 Transistoren, justieren die Stärke ihrer Antwort gemäss einem Kurzzeitsignal, welches die Aktivität der Synapse meldet. Auf der dendritischen Stelle haben wir Schaltkreise entwickelt, die die elektrotonische Länge entsprechend einem Aktivitätssignal modulieren, welches die Aktivität des Zweiges meldet. Dieser Mechanismus funktioniert analog zur Spikefrequenzadaptation im Soma. Zu all diese dynamischen Phänomenen existieren mathematische Modelle.

Wir simulieren die passiven, kabelähnlichen Eigenschaften eines Dendriten nach der Methode der Kompartementmodellierung, wobei wir pro Kompartement 7 Transistoren brauchen. Der Dendrit kann räumlichzeitliche Aufgaben ausüben, wie zum Beispiel Richtungsselektivität. Wir wenden den passiv integrierenden in einen hoch nichtlinearen, aktiv integrierenden Dendriten, indem wir eine spannungsabhängige synaptische Leitfähigkeit verwenden, deren Stärke von der Höhe der Membranspannung abhängt. Wir gebrauchen diesen Mechanismus um zeitlich genaue Spikemuster aufzudecken.

Die Schaltkreise repräsentieren einen Satz modular entworfener, neuronaler Komponenten, welche rasch zu einem gewünschten corticalen Neuronenmodell zusam-

mengefügt werden können. Solche Siliziumneuronen können in eine existierende Infrastruktur für Netzwerksimulationen, dem Siliziumcortex, eingefügt werden. Der Betrieb und die Organisation unserer analogen Schaltkreise ähnelt derjenigen des echten Nervensystems und führt zur Echtzeit und tiefem Stromverbrauch unserer Nervensimulationen. Folglich haben wir, was die Prozessgeschwindigkeit und den Stromverbrauch anbelangt, mit der aVLSI-Technologie das geeignete Medium gewählt. Die dynamischen, neuronalen Komponenten können die Grundlage für die hohe Anpassungsfähigkeit des Cortex sein.