

Diss. ETH No. 14504

# **InP/InGaAs Single Hetero-Junction Bipolar Transistors for Integrated Photoreceivers operating at 40 Gb/s and Beyond**

A dissertation submitted to the  
SWISS FEDERAL INSTITUTE OF TECHNOLOGY  
ZURICH

for the degree of  
Doctor of Technical Science

presented by  
DIETER HUBER  
Dipl. El.-Ing. ETH  
born March 24, 1969  
citizen of Winterthur ZH, Switzerland

accepted on the recommendation of  
Prof. Dr. H. Jäckel, examiner  
Prof. Dr. H. Melchior, co-examiner

2002

# Abstract

Receiver front-ends are key-elements in fibre-optic data-transmission links. They are used to transform intensity modulated light into a voltage signal for subsequent electrical signal processing. The steadily growing demand for larger transmission capacities of such links results in the need of improved high speed characteristics not only of receiver front-ends but also of circuits such as amplifiers, multiplexers or phase locked loops. Required are electronic building blocks capable of handling data rates in the multi ten-gigabit range.

To reach this goal we optimized the basic circuit elements e.g. the transistors with respect to their speed performance. This was accomplished by further advancing an existing fast InP-based Single Hetero-Junction Bipolar Transistor (SHBT) technology. By scaling down the lateral and the vertical transistor dimensions considerable speed improvements have been achieved: The transit frequency  $f_T$  has increased from 70 GHz to 130 GHz and the maximum oscillation frequency  $f_{max}$  from 130 GHz to 220 GHz marking state-of-the-art for InP-based HBTs. In addition, we theoretically investigated the device scaling and developed a scalable transistor small signal model applicable to device geometry dependent circuit simulations.

In a second step we designed, fabricated and characterized optical receiver front-ends for the wavelength of  $\lambda = 1550\text{ nm}$  consisting of an integrated PIN-diode and a first small signal amplification stage as a demonstrator circuit of technology improvements. We choose a simple monolithic fabrication concept employing the base-collector junction of the HBT for the formation of fast PIN-diodes. Realized circuits show a highest optical bandwidth of  $f_{-3dB} = 53\text{ GHz}$  and an electrical bandwidth of  $f_{-3dB} = 63\text{ GHz}$ . To the best of the author's knowledge are both record setting results.

This thesis is a contribution to investigate the speed potential and limi-

tation of fast electronics in order to push the transmission capacity of single wavelength channels towards bit rates of  $40\text{ Gb/s}$  and beyond. Special emphasis is laid on the development of monolithically integrated receiver front-ends. Therefore, the main objectives of this work can be summarized as firstly the transistor scaling and secondly the speed limit exploration of the monolithic receiver front-end approach.

# Zusammenfassung

Photoempfänger sind zentrale Komponenten in faseroptischen Übertragungsstrecken. Sie werden zur Umwandlung von intensitätsmoduliertem Licht in ein elektrisches Signal verwendet. Die ständig wachsende Nachfrage nach höheren Datenraten in optischen Netzwerken resultiert in der Forderung nach höheren Übertragungsbandbreiten sowohl von Photoempfängern als auch von Schaltungen wie z.B. Verstärker, Multiplexer oder sogenannte Phase Locked Loops. Benötigt werden elektronische Schaltungsblöcke für Datenraten des Vielfachen von  $10 \text{ Gb/s}$ .

Um dieses Ziel zu erreichen optimierten wir in einem ersten Schritt die Transistoren als die geschwindigkeitsbestimmenden Schaltungselemente bezüglich ihrer Hochfrequenzeigenschaften. Dazu wurde eine bereits existierende InP-basierte Single Heterobipolar Transistor (SHBT) Technologie weiterentwickelt. Indem wir den Transistor sowohl in der lateralen als auch in der vertikalen Dimension skalierten konnten wir beträchtliche Geschwindigkeitsverbesserungen erzielen: Die Transitfrequenz  $f_T$  erhöhte sich von  $70 \text{ GHz}$  auf  $130 \text{ GHz}$  und die maximale Oszillationsfrequenz  $f_{max}$  von  $130 \text{ GHz}$  auf  $220 \text{ GHz}$ , was dem heutigen technischen Stand entspricht. Ausserdem untersuchten wir theoretisch die Bauteilskalierung und entwickelten ein skalierbares HBT Kleinsignalmodell, welches einsetzbar ist für Schaltungssimulationen unter Berücksichtigung der Transistorgeometrie.

In einem zweiten Schritt entwarfen, fabrizierten und charakterisierten wir monolithisch integrierte Photoempfänger für die Lichtwellenlänge  $\lambda = 1550 \text{ nm}$ . Diese Photoempfänger, bestehend aus einer integrierten PIN-Photodiode und einer ersten Verstärkerstufe, dienen als Demonstratorschaltungen für die erzielten Technologieverbesserungen. Für die Realisierung solcher monolithisch integrierter Photoempfänger wählten wir ein simples Konzept, welches die Basis-Kollektor Diode des Transistors als Photodetektor verwendet. Die schnellsten fabrizierten Schaltungen weisen eine opti-

sche Bandbreite von  $53\text{ GHz}$  und eine elektrische Bandbreite von  $63\text{ GHz}$  auf. Nach unserem besten Wissen sind beides Rekordresultate.

Die vorliegende Arbeit ist ein Beitrag zur Untersuchung des Geschwindigkeitspotentials von schneller Elektronik mit dem Ziel die Übertragungskapazität eines einzelnen WDM-Kanals auf  $40\text{ Gb/s}$  und darüber hinaus zu erhöhen. Spezielle Beachtung wird dabei der Entwicklung von monolithisch integrierten Photoempfängern geschenkt. Die Hauptziele dieser Arbeit können daher zusammengefasst werden als einerseits die Transistorskalierung und andererseits das Ausloten der Geschwindigkeitsgrenze unseres monolithischen Photoempfängerkonzepts.