

DISS. ETH NO. 15234

Frequency Synthesis for Wireless Transceivers

A dissertation submitted to the
SWISS FEDERAL INSTITUTE OF TECHNOLOGY
ZURICH

for the degree of
Doctor of Technical Sciences

presented by

DIRK PFAFF

Dipl. Ing. ETH

born 4. 4. 1970

citizen of Liestal, Baselland

accepted on the recommendation of

Prof. Dr. Qiuting Huang, examiner

Dr. Roland Best, co-examiner

2003

Abstract

Frequency synthesizers are indispensable to any wireless transceiver to accommodate frequency translation from the radio frequency (RF) band to baseband and vice versa. This work describes analysis, integrated circuit implementation and experimental characterization of frequency synthesizers for GSM-type mobile stations. Both architectural and circuit level issues are considered. After a review of GSM/DCS/PCS frequency synthesizer specifications, which reveal the stiff requirements on accuracy and purity of the synthesized signal as well as on the dynamic behavior, the systematic design of phase locked loops is presented. Particular attention receives the optimum choice of loop filter singularities of a third order loop. Besides this, undesired effects of charge pump phase locked loops, such as the generation of spurious tones in the spectrum of the synthesized signal, are considered.

A large fraction of the presented work is dedicated to circuit design. Low power consumption, which is among the most important performance parameters of wireless terminals where the available power is limited, is targeted besides low cost. All proposed circuits are realized with cost effective standard CMOS technologies, instead of more suited, but more expensive bipolar technologies. Low power consumption is achieved by rigorous re-thinking of the building blocks which dominate the consumption. Application of discrete resonator devices, which are either surface mounted devices in the 1GHz range or printed circuit board based planar transmission lines in the 4GHz range, are found to be extremely useful to lower the consumption of RF oscillators. The design of a low power 1GHz voltage controlled oscillator using only 0.25mA is presented. A 3.6GHz oscillator providing quadrature outputs at half the frequency, accommodating receivers with low or zero intermediate frequency, is presented as well. A quadrature demodulator including highly linear downconversion mixers exhibits excellent 40dB of unwanted sideband rejection despite the low consumption of only 10mA.

Besides the oscillator, programmable dividers tend to consume considerable amount of power due to the high input frequency. While these blocks are often

realized with bipolar technologies to benefit from the large transconductance to current ratio, the design of CMOS programmable dividers is more demanding. Nevertheless, competitive CMOS dual modulus prescalers are presented which even outperform bipolar solutions. While a $0.25\mu\text{m}$ 1GHz prescaler dissipates 0.9mA, a $0.18\mu\text{m}$ 4GHz prescaler consumes 2.5mA. Beyond experimental results, some low power design guidelines for current mode logic circuits are proposed.

Frequency synthesizer design involves circuits with operating frequencies ranging from several GHz to some hundred kHz. While the design of the high frequency part is in performance and consumption critical, the low frequency section is challenging as well. Reduction of spurious tones requires careful design of the charge pump. A novel charge pump topology is proposed to lower the spurious tones level of integer-N frequency synthesizers. The capability of the novel charge pump is verified by a 4GHz frequency synthesizer realized in $0.18\mu\text{m}$ CMOS. The third order loop with a loop bandwidth of 40kHz exhibits a reference frequency spurious tone, 400kHz away from the carrier, of only -68dBc.

Zusammenfassung

Frequenzgeneratoren sind unverzichtbare Komponenten eines jeden drahtlosen Sende- und Empfängersystems um die Uebersetzung vom Radio- zum Basisband vorzunehmen. Diese Arbeit behandelt die Analyse, den Entwurf und die experimentelle Charakterisierung von Integrierten Schaltungen für die Frequenzsynthese in batteriebetriebenen GSM Endgeräten. Sowohl Architektur- als auch Schaltungsbelange werden behandelt. Nach einer Uebersicht der durch den GSM Standard auferlegten harten Anforderungen an die Genauigkeit und spektrale Reinheit der erzeugten Frequenzen, sowie den Anforderungen an das Einschwingverhalten, wird der systematische Entwurf von Phasen-Regelkreisen behandelt. Grosse Aufmerksamkeit wird der optimalen Wahl der Filter-Singularitäten eines Regelkreises dritter Ordnung gewidmet. Des weiteren werden Effekte wie die unerwünschte Entstehung von diskreten Tönen im Spektrum der erzeugten Signale untersucht.

Ein grosser Teil der Arbeit befasst sich mit dem Entwurf der Integrierten Schaltungen. Minimale Leistungsaufnahme, eine absolute Notwendigkeit in batteriebetriebenen Geräten, wo die verfügbare Leistung begrenzt ist, sowie tiefe Herstellungskosten werden angestrebt. Alle vorgestellten Schaltungen sind daher in kostengünstiger CMOS Technik realisiert, obwohl bipolare Technologie geeigneter, aber auch teurer wäre. Geringe Leistungsaufnahme wird erzielt durch gründliches Ueberdenken sämtlicher Baublöcke, die wesentlich zur Leistungsaufnahme beitragen. Die Anwendung von diskreten Schwingkreisen mit entweder oberflächenbestückten Komponenten im 1GHz Bereich oder angepassten Leitungen im 4GHz Bereich, hat sich als sehr nützlich erwiesen, den Verbrauch von Hochfrequenz-Oszillatoren markant zu reduzieren. Ein 1GHz spannungsgesteuerter Oszillator mit einer Aufnahme von lediglich 0.25mA wird vorgestellt. Ein 3.6GHz Oszillator mit Quadratur-Ausgängen für Empfänger mit tiefer Zwischenfrequenz ist des weiteren beschrieben. Ein vollständiger Quadratur-Demodulator, der hochlineare Mischer enthält, zeigt eine ausgezeichnete Unterdrückung des unerwünschten Bandes von 40dB, obwohl lediglich 10mA verbraucht werden.

Neben den Oszillatoren nehmen die programmierbaren Teiler aufgrund der hohen Frequenz merklich Leistung auf. Daher werden diese Blöcke oft in bipolarer Technologie realisiert, welche sich durch ein vorteilhaftes Transkonduktanz zu Strom Verhältnis auszeichnet. Die Realisierung in CMOS Technik ist anspruchsvoller und tendiert mehr Leistung aufzunehmen.

Trotzdem kann diese Arbeit Vorteiler in CMOS mit attraktiver Leistungsaufnahme vorstellen, welche den Verbrauch von bipolaren Lösungen sogar unterbieten. Ein $0.25\mu\text{m}$ 1GHz Vorteiler benötigt lediglich 0.9mA , ein $0.18\mu\text{m}$ 4GHz Vorteiler 2.5mA . Neben experimentellen Resultaten wird eine Entwurfsprozedur für tiefe Leistungsaufnahme vorgeschlagen.

Frequenzgeneratoren beinhalten Schaltungen mit Betriebsfrequenzen von einigen GHz bis zu einigen hundert kHz. Der Entwurf der kHz Baublöcke ist auch entscheidend für die Qualität der erzeugten Signale. Eine Reduktion der unerwünschten diskreten Töne verlangt einen sehr sorgfältigen Entwurf der Ladungspumpe. Eine neuartige Schaltung wird vorgeschlagen, welche die diskreten Töne eines Integer-N Frequenzgenerators nachhaltig reduziert. Um das Konzept zu verifizieren, wurde ein 4GHz Frequenzgenerator in $0.18\mu\text{m}$ CMOS Technik realisiert. Der Phasen-Regelkreis dritter Ordnung mit einer Bandbreite von 40kHz zeigt einen Referenzfrequenz-Ton von lediglich -68dBc , welcher 400kHz vom Träger entfernt auftritt.