



Doctoral Thesis

VLSI Circuits for MIMO Preprocessing

Author(s):

Lüthi, Peter Jan

Publication Date:

2009

Permanent Link:

<https://doi.org/10.3929/ethz-a-006018577> →

Rights / License:

[In Copyright - Non-Commercial Use Permitted](#) →

This page was generated automatically upon download from the [ETH Zurich Research Collection](#). For more information please consult the [Terms of use](#).

Diss. ETH No. 18777

VLSI Circuits for MIMO Preprocessing

A dissertation submitted to
ETH ZURICH

for the degree of
Doctor of Sciences

presented by

PETER JAN LÜTHI

Dipl. El.-Ing. ETH

born February 24th, 1977

citizen of Luterbach SO, Switzerland

accepted on the recommendation of
Prof. Dr. Wolfgang Fichtner, examiner
Prof. Dr. Heinrich Meyr, co-examiner

2009

Abstract

Multiple-input multiple-output (MIMO) technology employs multiple antennas at both ends of the wireless link and constitutes one of today's most promising approaches to increase the throughput by exploiting the limited radio frequency resources in an unprecedentedly efficient way – without additional transmit power expenditure or increase in channel bandwidth. Combined with broadband modulation schemes such as orthogonal frequency-division multiplexing (OFDM), MIMO provides a powerful and attractive solution for high-throughput wireless home, office, and metropolitan area networks.

Unfortunately, the adoption of these modern wireless communication technologies significantly increases the signal processing complexity – most prominently at the receiver. Therefore, the practical realization of MIMO signal processing algorithms ultimately calls for dedicated very large scale integration (VLSI) circuits. However, even state-of-the-art process technologies for integrated circuits do not allow for implementation of mathematically optimal algorithms. Hence, we are urged to resort to suboptimal reduced-complexity solutions, which are still specifically optimized for their target application.

This work focuses on VLSI circuits for MIMO preprocessing, with a strong emphasis on sorted QR decomposition (SQRD). The thesis introduces several preprocessing algorithms and describes the quality metrics having been employed for subsequent algorithm optimizations for hardware implementation. Moreover, it shows the exploration of the fixed-point VLSI design space for various SQRD architectures including the assessment of finite-precision effects. The corresponding VLSI implementation results in UMC 0.18 μm 1P/6M CMOS technology provide reference figures for throughput and silicon complexity.

Zusammenfassung

Multiple-input multiple-output (MIMO) Technologie benutzt in drahtlosen Kommunikationssystemen sowohl sende- als auch empfangsseitig mehrere Antennen und stellt eine der vielversprechendsten Ansätze zur Steigerung des Datendurchsatzes auf enorm effiziente Art und Weise dar – und dies ohne Erhöhung der Sendeleistung oder Steigerung der Kanalbandbreite. In Kombination mit Breitband-Modulationsarten wie orthogonal frequency-division multiplexing (OFDM) bietet MIMO eine attraktive Lösung für drahtlose Hochleistungsnetzwerke im Heim- und Bürobereich, sowie in urbanen Umgebungen an.

Leider bringt der Einsatz dieser modernen Kommunikationstechnologien eine signifikante Komplexitätssteigerung der Signalverarbeitung mit sich – vornehmlich im Empfänger. Deshalb werden für die praktische Umsetzung der MIMO Signalverarbeitungsalgorithmen dedizierte integrierte Schaltungen benötigt. Doch auch die modernsten Prozesstechnologien erlauben es nicht, mathematisch optimale Algorithmen den Anforderungen entsprechend umzusetzen. So ist man gezwungen, sich auf suboptimale Lösungen zu fokussieren, welche aber trotzdem hinsichtlich ihres Einsatzbereichs gezielt optimiert werden.

Diese Arbeit behandelt integrierte Schaltungen für MIMO Signalvorverarbeitung, mit Fokus auf sortierter QR Zerlegung. Mehrere Algorithmen werden eingeführt und die Qualitätsmetriken beschrieben, welche für die nachfolgenden Optimierungen hinsichtlich der Schaltungsintegration verwendet wurden. Zusätzlich wird die Entwurfsraumexploration für verschiedene Architekturen aufgezeigt, mit Einbezug von Quantisierungseffekten aufgrund reduzierter numerischer Präzision. Die daraus entstandenen integrierten Schaltungen stellen Referenzgrößen für Durchsatz und Integrationskomplexität dar.