



Doctoral Thesis

Design of a highly linear direct-conversion receiver for third-generation mobile communications

Author(s):

Kouchev, Ilian

Publication Date:

2006

Permanent Link:

<https://doi.org/10.3929/ethz-a-005204854> →

Rights / License:

[In Copyright - Non-Commercial Use Permitted](#) →

This page was generated automatically upon download from the [ETH Zurich Research Collection](#). For more information please consult the [Terms of use](#).

Diss. ETH No. 16687

Design of a Highly Linear Direct-Conversion Receiver for Third-Generation Mobile Communications

A dissertation submitted to the
SWISS FEDERAL INSTITUTE OF TECHNOLOGY
ZURICH

for the degree of
Doctor of Technical Sciences

presented by

ILIAN KOUCHEV

Dipl.Ing. TU-Varna

born 12 04 1975

citizen of Bulgaria

accepted on the recommendation of

Prof. Dr. Q. Huang, examiner

Prof. Dr. C. Enz, co-examiner

2006

Abstract

This work deals with the design of a direct-conversion mobile radio receiver for the third-generation (3G) UMTS cellular telecommunication standard. The launch of the new 3G systems imposes new technical challenges on the design of the mobile user terminals. These challenges stem from the need of multi-mode and multi-band operation while demanding low cost, small form factor and long battery life. The fulfillment of these demands compels the removal of the expensive external components and the use of highly integrated receiver and transmitter architectures.

In the frequency division duplex (FDD) mode of WCDMA, the transmitter and the receiver are continuously active but operate at different frequencies. The transmitter (TX) signal, which leaks to the receiver input through the duplexer, dominates the interference level of the receiver.

The I/Q demodulator is the building block that is most affected by the strong transmitter signal. The latter poses very high linearity requirements on the demodulator, especially in terms of its second-order intercept point (iIP₂). Besides the linearity, the strong transmitter signal also affects the noise figure of the demodulator. The reason is the increased noise coming from the reciprocal mixing between the TX signal and the phase noise of the signal from the local oscillator (LO).

As a consequence of the leakage of the TX signal, the I/Q demodulator becomes crucial for the success of the direct-conversion receiver. The demodulator consists of two down-conversion mixers driven by 90° phase-shifted LO signals. The active switching mixer is often used to implement the down-conversion mixers, since it generally provides

power gain.

The first part of this work presents a detailed analysis of the active switching mixer. The factors which limit the linearity and the noise performance of the switching mixer are disclosed by means of a simple model of the mixer. The distortion analysis of the switching mixer reveals that imbalances and parasitics limit its $iIP2$ to values which necessitate the suppression of the TX leakage before demodulation to prevent desensitization of the receiver.

The second part of this dissertation presents the design of a direct-conversion receiver which uses an external SAW-filter to suppress the TX leakage and hence to relax the linearity requirements of the demodulator. The power-conscious circuit design and the employed receiver architecture have resulted in a very low power consumption of just 45 mW of the implemented receiver prototype in a $0.13 \mu m$ CMOS process, while meeting the specifications for type approval.

The employed receiver filter, however, hinders the direct-conversion receiver from allowing the implementation of multiple standards on a single chip. The predominant impediment to removing the filter is the insufficient $iIP2$ of the demodulator.

The last part of this thesis focuses on the design of an I/Q demodulator with improved $iIP2$. This work presents an innovative technique which allows the $iIP2$ of the demodulator to be significantly increased. The performance of the proposed $iIP2$ enhancement technique is experimentally verified by a demodulator prototype realized in a $0.13 \mu m$ CMOS process.

Zusammenfassung

Die vorliegende Arbeit behandelt den Entwurf von Homodyn-Funkempfängern für die dritte Mobilfunkgeneration (3G) UMTS. Die neuen 3G-Systeme stellen neue und erhöhte Anforderungen an den Entwurf von mobilen Endgeräten. Multiband- und Multimode-Betrieb, sowie der damit einhergehende Wunsch nach niedrigen Kosten, langen Batterieaufladeintervallen und ansprechendem Formfaktor stellen eine besondere Herausforderung dar. Diese Ansprüche befriedigt ein Bekenntnis zu hoch integrierten Empfänger- und Senderarchitekturen und daraus folgernd die Beseitigung von teuren externen Komponenten.

Im Frequenzduplexverfahren von UMTS sind der Empfänger wie auch der Sender gleichzeitig aktiv, benutzen aber jeweils unterschiedliche Frequenzen. Das kontinuierliche Sendesignal des eigenen Mobilteils welches über den Antennenduplexer an den Empfängereingang gelangt, stellt üblicherweise das dominierende Störsignal für den eigenen Empfänger dar.

Der I/Q-Demodulator ist derjenige Schaltungsteil welcher am stärksten vom Sendestörsignal beeinflusst wird. Es werden hohe Anforderungen an die Linearität des Demodulators gestellt, insbesondere aber an seinen "Intercept"-Punkt zweiter Ordnung (iIP₂). Das starke Störsignal beeinflusst neben der Linearität auch die Rauschzahl des Demodulators. Reziproke Mischung mit dem Phasenrauschen des Lokaloszillators bewirkt eine Erhöhung der Rauschzahl.

Der I/Q-Demodulator ist somit ein wichtiger Baustein und von entscheidender Bedeutung für die erfolgreiche Realisierung eines Homodyn-Empfängers.

Der erste Teil der Arbeit unterzieht den aktiven Mischer einer detaillierten Analyse. Der Demodulator besteht aus zwei Mischern

die idealerweise in aktiver Schaltungstechnik ausgeführt werden, da damit zusätzlich eine Leistungsverstärkung erzielt werden kann. Die Faktoren welche die Linearität und das Rauschverhalten des Mixers charakterisieren werden anhand eines einfachen Modells bestimmt. Die Analyse der Verzerrungen im aktiven Mischer zeigt, dass Ungleichgewichte und parasitäre Effekte das $iIP2$ des Demodulators limitieren. Somit wird es nötig sein, das Störsignal vor seinem Eintritt in den Demodulator genügend abzuschwächen um damit eine Verminderung der Empfängerempfindlichkeit zu verhindern.

Der zweite Teil zeigt den Entwurf eines Homodyn-Empfängers welcher mit Hilfe eines externen SAW-Filters das störende Sendesignal im Empfänger unterdrückt und damit die Linearitätsanforderungen des Demodulators entsprechend herabsetzt. Die verwendete Empfängerarchitektur sowie der Einsatz von "Low-power" Schaltungstechnik ergaben einen Empfänger in $0.13 \mu m$ CMOS Technologie mit nur $45 mW$ Leistungsverbrauch, wobei alle offiziellen Zulassungsbestimmungen von UMTS eingehalten werden. Das externe Empfangsfilter verhindert allerdings die effiziente Implementierung eines Homodyn-Empfängers auf einem einzigen Chip. Eine entsprechende Erhöhung des $iIP2$ des Demodulators würde es erlauben das externe Filter wegzulassen.

Der letzte Teil behandelt den Entwurf eines I/Q-Demodulators mit verbessertem $iIP2$. Es wird eine innovative Schaltungstechnik demonstriert, welche es erlaubt das $iIP2$ des Demodulators signifikant zu erhöhen. Anhand von Messresultaten an einem Demodulator-Prototypen in $0.13 \mu m$ CMOS wird die Leistungsfähigkeit der vorgestellten Technik praktisch unterlegt.